

田中 清史 様

ウインドウを閉じる

シラバス参照

講義名	統合アーキテクチャ
基準単位数	1
校地	東京
科目群	情報科学系科目（東京）
科目コード	I470F
授業実施言語	日本語
開講時期	I 期

担当教員

氏名

◎ 田中 清史

曜日/時限	I 期
達成目標	組込みCPUにおけるパイプライン処理、記憶階層技術、割込み処理、リアルタイムOSにおけるタスクスケジューリング方式、及びリアルタイムOSの実装方式について幅広く理解することにより、リアルタイム組込みシステムを研究対象として取扱う能力・研究姿勢を獲得できる。
概要	組込みCPUの概要と高速化技術、例外と割込み処理、各種リアルタイムタスクスケジューリング方式、リアルタイムOSの概要とその実装について学ぶ。
教科書	適宜資料を配付
参考書	1. 「コンピュータの構成と設計（ハードウェアとソフトウェアのインタフェース）（第6版）上下巻」、David A. Patterson、John L. Hennessy 著、成田光彰 訳、日経BP社、2021。 2. “Hard Real-Time Computing Systems – Predictable Scheduling Algorithms and Applications,” 4th edition, Giorgio Buttazzo, Springer, 2023.
関連項目	I218（計算機アーキテクチャ特論）、I233（オペレーティングシステム特論）
履修条件	なし
講義計画	1. 組込みCPUの概要（MIPS、ARMアーキテクチャ） 2. 命令実行パイプライン 3. 記憶階層（キャッシュ） 4. 例外、割込み処理の実現 5. リアルタイムタスクスケジューリング方式 6. リアルタイムOSの概要と機能 7. リアルタイムOSの実装 ・すべての回をハイフレックス（対面とオンライン）で実施する。
準備学修等の具体的な指示	次回の授業範囲を予習し、専門用語の意味等を理解しておくこと。 本学では、15時間の授業を含む45時間の学修をもって1単位とすることを踏まえて、準備学修に取り組むこと。
評価の観点	組込みCPUの命令実行、記憶階層化、割込み処理、タスクスケジューリング方式、リアルタイムOSの機能と実装に関する理解度による。
評価方法	レポート提出、期末試験による。（7回目の講義終了後に別途試験を実施する。） ・試験は対面でのみ行う。
評価基準	レポート（50%）、試験（50%）。

獲得可能な能力・性質	先端科学技術分野の専門家としての、 <社会的能力> 幅広い視野、論理的思考力 <創出力> 専門的知識とスキルの探求力、発想力 <実践力・行動力> 情報収集力、模索的推進力、課題定義力
講義アーカイブ	<収録内容> 講義のみ収録 <配信方法> 一般配信（学内ネットワークでいつでも視聴可能）

[ウィンドウを閉じる](#)