

堀田研究室 電子デバイス材料の低温作製

200°C以下： 省エネ、省資源、低コスト、環境保護に向けて

セルロースナノペーパー上への
薄膜トランジスタ作製
(1), 2)の研究に基づいて)

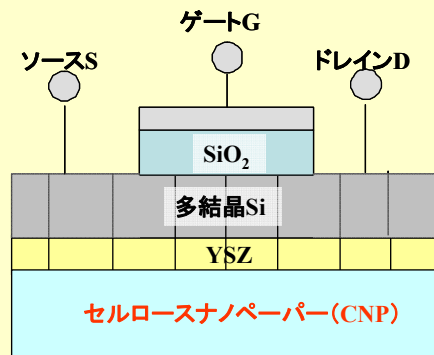


図1 (上) セルロースナノペーパー (CNP) と普通紙との比較(阪大能木提供)。(下) CNPを基板とした薄膜トランジスタ(TFT)の模式図

1) パルスレーザと結晶化誘発層YSZによる結晶化Si薄膜の室温形成

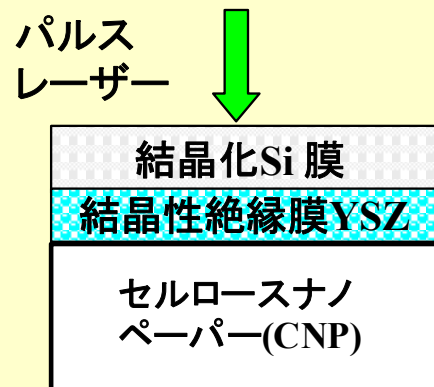


図2 YSZ界面から低温結晶化したSi薄膜の断面TEM像

2) シリコンオイルとオゾンによる酸化Si膜の形成

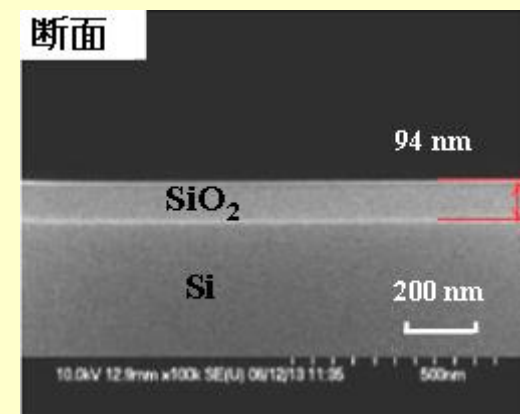
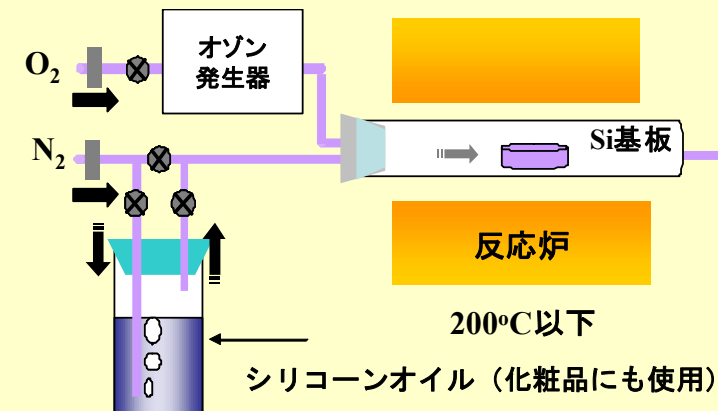


図3 シリコンオイルとオゾンガスによるSi基板上に形成したSiO₂薄膜の断面SEM像